



XPD618A/B (文件编号: S&CIC1700)

USB Power Delivery 控制器

1 特性

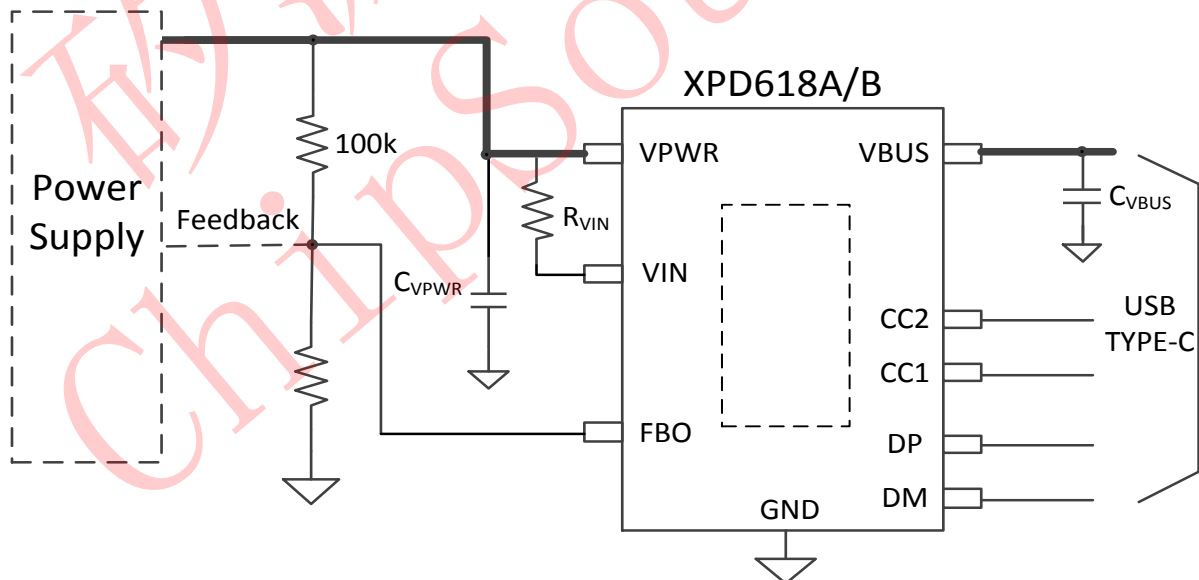
- USB PD3.0 认证 TID : 713
- 支持 USB Type -C 协议
 - 配置为 DFP (Source)
 - 广播 3A/1.5A 电流
- 支持 USB Power Delivery (PD) 协议
 - 集成完整 PD 通信协议
 - PDO 电压 : 5V , 9V (XPD618A)
 - PDO 电压 : 5V , 9V , 12V (XPD618B)
 - 输出功率 18W
- 支持 Quick Charge 3.0/2.0 协议
- 支持华为 FCP/SCP 协议
- 支持三星 AFC 协议
- 支持 USB BC1.2 DCP
- 支持 Apple 2.4A 充电规范
- 集成 VBUS 通路低阻抗功率开关管

- 内置 VBUS Discharge 功能
- 支持线损补偿功能
- 外围极简, 无需额外的电阻电容
- 安全性
 - 过压/欠压保护
 - 过流保护
 - 过温保护
- CC1/CC2/DP/DM 过压保护
- ESD 特性±4KV
- Package: ESOP8

2 应用

- AC-DC 适配器
- USB 充电设备

3 应用简图



注: 5V/3A 负载时电源纹波在 100mV 以下建议 $R_{VIN}=2.2\Omega$;
100mV-200mV 时建议 $R_{VIN}=4.7\Omega$; 大于 200mV 建议 $R_{VIN}=10\Omega$ 。



4 概述

XPD618A/B 是一款集成 USB Type-C、USB Power Delivery (PD)、QC3.0/2.0 CLASS A 快充协议、华为 FCP/SCP 快充协议、三星 AFC 快充协议、BC1.2 DCP 以及苹果设备 2.4A 充电规范的多功能 USB 端口控制器, 为 AC-DC 适配器、移动电源、车载充电器等设备提供完整的 USB Type-C 端口充电解决方案。

XPD618A/B 内置的 TYPE-C 协议可以支持 TYPE-C 设备插入自动唤醒系统, 智能识别插头的正插与反插, 实现连接。集成的 TYPE-C PD 协议支持双向标记编码 (BMC), 集成硬件的物理层协议和协议引擎, 无需软件参与编解码。

XPD618A/B 支持 18W 输出功率。其中, XPD618A 广播 PDO 电压为 5V/9V, XPD618B 广播 PDO 电压为 5V/9V/12V。XPD618A/B 是专为手机充电设备量身定制的高性价比方案。

XPD618A/B 通过一路可 Sink/Source 的电流源, 连接到 AC-DC 或 DC-DC 的反馈引脚实现动态调节电压的功能, 不管是启动还是调压过程, 都具备软启动/调压功能, 实现电压平顺过渡。

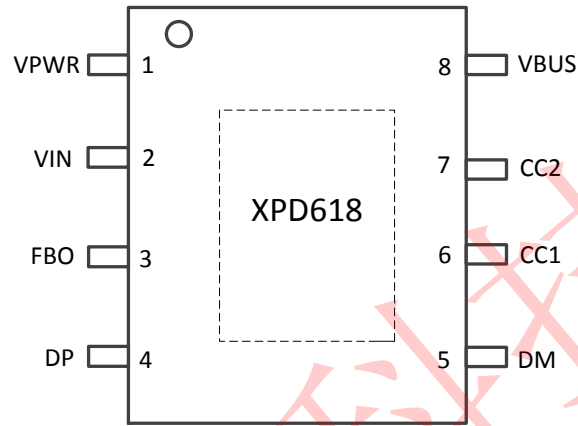
XPD618A/B 内建多种保护机制确保设备安全: 包括动态过压/欠压/过流保护 (可根据设备请求的工作电压/电流按照比例调整保护点); 启动监测 (VBUS 输出前会监测端口电压是否处于安全状态); DP/DM 和 CC1/CC2 过压保护。

XPD618A/B 集成 30mΩ VBUS 通路功率开关管和内部放电通路, 节省了外围器件, 在发生错误时也可以更快关闭输出并恢复到安全状态。

XPD618A/B 采用常见的 ESOP8 封装形式, 提供最优化的 BOM 成本特性。



5 引脚定义



引脚序号	名称	描述
1	VPWR	VBUS 输入电源
2	VIN	芯片输入电源
3	FBO	电压调节端口 (接到系统电压反馈点)
4	DP	USB DP
5	DM	USB DM
6	CC1	Type-C 检测引脚 CC1
7	CC2	Type-C 检测引脚 CC2
8	VBUS	VBUS 输出电源
9	GND	芯片地和散热片



6 订购信息

料号	印字	特性	封装
XPD618A	XPD618 XXXXXX+XX	PDO:5V/3A, 9V/2A	ESOP8
XPD618A23		PDO:5V/3A, 9V/2.5A	
XPD618ALC2		PDO:5V/3A, 9V/2A; 90Mv/A 线补	
XPD618B		PDO:5V/3A, 9V/2A, 12V/1.5A	
XPD618B23		PDO:5V/3A, 9V/2.5A, 12V/1.5A	
XPD618B24		PDO:5V/3A, 9V/2.5A, 12V/2A	
XPD618BLC0		PDO:5V/3A, 9V/2A, 12V/1.5A; 30mv/A 线补	
XPD618BLC1		PDO:5V/3A, 9V/2A, 12V/1.5A; 60mv/A 线补	
XPD618BLC2		PDO:5V/3A, 9V/2A, 12V/1.5A; 90mV/A 线补	
XPD618A2		PDO:5V/2.5A, 9V/2A	
XPD618B2		PDO:5V/2.5A, 9V/2A, 12V/1.5A	

印字说明:

第一行, XPD618: 芯片型号;

第二行, XXXXXX: Lot Number, XX: 保留信息。



7 规格参数

7.1 极限工作参数⁽¹⁾

参数		最小值	最大值	单位
耐压 (对 GND)	VBUS, VPWR, VIN, CC	-0.3	15	V
	其他	-0.3	6	V
结温		-40	150	°C
存储温度		-65	150	°C

(1) 超出极限工作范围值可能会造成器件永久性损坏。长期工作在极额定值下可能会影响器件的可靠性。

7.2 ESD 性能

符号	参数	值	单位
V _{ESD}	HBM	±4000	V

ESD 测试基于人体放电模型 (HBM)。

7.3 推荐工作条件

参数		最小值	典型值	最大值	单位
VPWR	输入电压	3.6		12	V
C _{VBUS}	VBUS 电容	2.2		10	μF
C _{VPWR}	VPWR 电容	4.7	10		μF
R _{VIN}	VIN 限流电阻		2.2	20	Ω
R _{FBUP}	系统电压分压电阻		100		kΩ
T _A	工作环境温度	-40		85	°C

7.4 热阻值

符号	参数	值	单位
R _{θJA}	结温和周围温度之间的热阻 ⁽¹⁾	100	°C/W
R _{θJtop}	结温和封装外壳表面温度之间的热阻	36	
R _{θJB}	结温和板温度之间的热阻	45	

7.5 电气特性

如无特殊说明, 下述参数均在该条件下取得: T_J= 25°C, 5V≤VPWR≤12V

参数		测试条件			最小	典型	最大	单位
芯片供电相关 (VPWR, VBUS)								
V _{VPWR_TH}	VPWR UVLO 门限	Rising edge		3.5			V	



深圳市矽源特科技有限公司

ShenZhen ChipSourceTek Technology Co., Ltd.

XPD618A/B (文件编号: S&CIC1700)

USB Power Delivery 控制器

		Falling edge		3.2		
		Hysteresis		0.3		
V _{VBUS_TH}	VBUS UVLO 门限	Rising edge		4.45		V
		Falling edge		3.9		
		Hysteresis		0.55		
I _{SUPP}	典型工作电流	VPWR=5V, VBUS=5V		2.5		mA
Voltage Protection (VBUS)						
V _{FOVP}	Fast OVP 门限, always enabled	Ref to target voltage		+20%		V
V _{SOVP}	Slow OVP 门限	Ref to target voltage		+15%		V
V _{SUVP}	VBUS UVP 门限	Ref to target voltage		-22%		V
Switch MOSFET						
R _{DSON}				30		mΩ
Transmitter (CC1, CC2)						
R _{TX}	Output resistance	During transmission		50		Ω
V _{TXHI}	Transmit HIGH			1.15		V
V _{TXLO}	Transmit LOW		-75	75		mV
t _{UI}	Bit unit interval			3.3		us
t _{BMC}	Rise/fall time of BMC	R _{load} =5.1k, C _{load} =1nF	300		600	ns
Receiver (CC1, CC2)						
V _{RXHI}	Receive HIGH		800	840	885	mV
V _{RXLO}	Receive LOW		485	525	570	
I _{RP_SRC}	CC1/CC2 Broadcasting current	3A DFP mode, 0 ≤ V _{CCX} ≤ 2.5V	304	330	356	uA
		1.5A DFP mode, 0 ≤ V _{CCX} ≤ 1.5V	166	180	194	uA
V _{OVP_CC}	CC1/CC2 过压保护 阈值				6	V
OCP (ISEN, VBUS)						
V _{ITRIP}	Shunt voltage when OCP tripped	Ref to Power Capability(pd)		+30%		A
OTP (internal)						
T _{J1}	Die temperature	Temperature rising edge	125	135	145	°C
		Hysteresis		20		°C
HVDCP interface (DP, DM)						
V _{DAT(REF)}	数据线检测电压		0.25	0.325	0.4	V
V _{SEL(REF)}	输出电压选择		1.8	2	2.2	V
T _{GLITCH(DP)HIGH}	D+高电平扰动滤波时间		1	1.25	1.5	s
T _{GLITCH(DM)LOW}	D-低电平扰动滤波时间			1		ms
T _{GLITCH(V)CHANGE}	输出电压扰动滤波时间		20	40	60	ms

TEL: +86-0755-27595155 27595165

FAX: +86-0755-27594792

WEB: [Http://www.ChipSourceTek.com](http://www.ChipSourceTek.com)

E-mail: Tony.Wang@ChipSourceTek.com InFo@ChipSourceTek.com



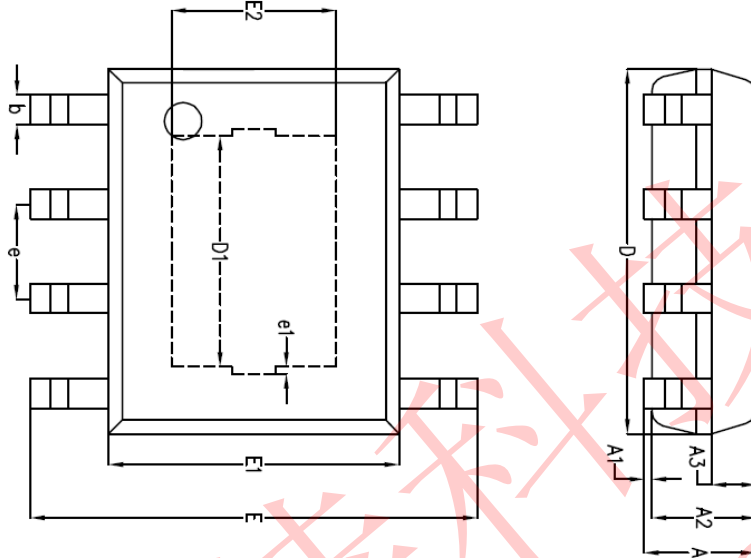
$T_{GLITCH(CONT)CHANGE}$	连续模式的扰动滤波时间		100	150	200	us
$R_{DAT(LKG)}$	D+漏泄电阻		300	500	800	K Ω
$R_{DM(DWN)}$	D-下拉电阻		14.25	19.53	24.5	K Ω
$R_{ON(N1)}$	开关 N1 导通电阻			40	100	Ω
$V_{TH(PD)}$	受电设备连接检测电压阈值		0.25	0.325	0.4	V
T_{DPD}	受电设备连接检测滤波时间		120	160	200	ms
$\Delta I_{T(UP)}$	电压升高时电流源阶跃步长	$R_{IREF}=100K\Omega$		2		μA
$\Delta I_{T(DO)}$	电压降低时电流源阶跃步长	$R_{IREF}=100K\Omega$		2		μA
V_{OVP_DPDM}	DP/DM 过压保护阈值				6	V
Apple 2.4A 充电模式						
$V_{DAT(2.7V)}$	D+/D-数据线电压		2.57	2.7	2.84	V
$R_{DAT(2.7V)}$	D+/D-数据线输出阻抗			15		K Ω
FCP 充电模式						
V_{TX-VOH}	D- FCP TX Valid High			2.7		V
V_{TX-VOL}	D- FCP TX Valid Low				0.3	V
V_{RX-VIH}	D- FCP RX Valid High			1.2		V
V_{RX-VIL}	D- FCP RX Valid Low			0.9		V
Trise	FCP Pulse Rise Time	10% - 90%			2.5	us
Tfall	FCP Pulse Fall Time	90% - 10%			2.5	us

8 PCB Layout 注意事项

- 1、输入电容 C_{VPWR} 以及输出电容 C_{VBUS} 尽量靠近芯片；
- 2、PCB 布局时尽量避免与主发热器件摆放在一起；
- 3、尽量避免 FBO 连线受到干扰；
- 4、VIN 脚的 R_{VIN} 尽量靠近芯片管脚。



9 封装信息



SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	-	1.50	1.55
A1	-	0.10	0.15
A2	1.35	1.40	1.45
A3	0.55	0.60	0.65
b	0.35	0.40	0.45
c	0.17	0.22	0.25
D	4.85	4.90	4.95
E	5.90	6.00	6.10
E1	3.80	3.90	4.00
e	1.27BSC		
L	0.60	0.65	0.70
L1	1.05BSC		
θ	0°	4°	6°

尺寸 (mm) L/焊体 尺寸 (±1)	D1	E2	e1
95*130	3.10REF	2.20REF	0.10REF
N/A	N/A	N/A	N/A